



UNIVERSIDADE FEDERAL DO RIO GRANDE DO SUL
ESCOLA DE ENGENHARIA
DEPARTAMENTO DE ENGENHARIA ELÉTRICA
PLANO DE ENSINO
PERÍODO LETIVO 2009/2

DISCIPLINA: MICROPROCESSADORES II ENG04476

Créditos: 5

Caráter: Eletiva

Professor Regente: Prof. Walter Fetter Lages

Carga horária: 3 horas teóricas
Prof. Walter Fetter Lages
2 horas práticas
Turma A: Prof. Walter Fetter Lages
Turma B: Prof. Diego Eckhard

Pré-requisitos: ENG04475 Cursos: 094.00; 103.00

Horários: Turma A 2093/305–3102/113A
Turma B 2093/305–6102/113A

SÚMULA:

Adaptadores de interface programáveis. Dispositivos periféricos. Barramentos padronizados. Sistemas de desenvolvimento, montadores, ligadores, sistemas operacionais e de comunicações. Projeto lógico e elétrico de sistemas.

OBJETIVOS DA DISCIPLINA:

- Apresentar arquiteturas de microprocessadores de 32/64 bits e circuitos integrados auxiliares.
- Detalhar os circuitos integrados controladores de periféricos mais comuns.
- Estudar barramentos padronizados mais usuais.
- Familiarizar os alunos com ambientes de desenvolvimento de *hardware* e *software*.
- Preparar o aluno para compreender e desenvolver sistemas microprocessados complexos, contendo um ou mais microprocessadores e controladores de periféricos

METODOLOGIA DE ENSINO:

Aulas teóricas expositivas com o auxílio de recursos áudio-visuais e demonstrações dos tópicos abordados. Exercícios de projeto de arquiteturas com microprocessador e periféricos.

Aulas de laboratório, em grupos, onde serão desenvolvidos programas utilizando os dispositivos apresentados nas aulas teóricas, utilizando ambientes de desenvolvimento e protótipos desenvolvidos pelos alunos.

SISTEMA DE AVALIAÇÃO:

Serão realizadas duas provas individuais (P_1 e P_2). Além disso, os alunos deverão elaborar um projeto prático que deverá ser demonstrado e do qual deverão ser elaborados dois relatórios parciais (R_1 e R_2) e um relatório final (R_F). Alunos que obtiverem média $M \geq 6.0$ serão aprovados com nota final igual a M , sendo

$$M = \frac{3P_1 + 3P_2 + R_1 + R_2 + R_F}{9}$$

Alunos com $M < 6.0$ deverão fazer exame. Neste caso, a nota final será dada por

$$N_F = \frac{M + N_E}{2}$$

onde N_E é a nota do exame.

O conceito será atribuído conforme a tabela 1.

Tabela 1: Atribuição dos Conceitos.

Conceito A	$8.5 \leq N_F \leq 10.0$
Conceito B	$7.0 \leq N_F < 8.5$
Conceito C	$6.0 \leq N_F < 7.0$
Conceito D	$N_F < 6.0$
Conceito FF	Falta de frequência

Será reprovado por Falta de Frequência (FF), o aluno que tiver frequência inferior a 75%, das aulas ministradas no semestre, de acordo com o **Regimento Geral da Universidade (RGU), Art. 134**, "É obrigatória a frequência dos alunos às atividades didáticas, considerando-se reprovado aquele que, ao término do período letivo, houver deixado de frequentar mais de 25% (vinte e cinco por cento) da carga horária prevista no plano da disciplina".

ATENDIMENTO AOS ALUNOS:

O horário reservado para atendimento aos alunos é terças-feiras das 10:00 às 12:00. Na impossibilidade de comparecerem neste horário, os alunos deverão solicitar o agendamento de outro horário pelos e-mails: <fetter@ece.ufrgs.br> ou <diegos@ece.ufrgs.br>.

OBSERVAÇÕES:

O DELET não autoriza que alunos frequentem disciplinas/turmas para as quais não estejam regularmente matriculados e não reconhece as atividades realizadas de tal forma.

O laboratórios serão realizados em grupos de no máximo 3 alunos. Para tanto, cada grupo receberá uma conta com senha no sistema do laboratório. Estas contas poderão ser acessadas através de qualquer computador do laboratório e são de uso exclusivo de cada grupo. A má utilização destas contas será responsabilidade do grupo, e será punida conforme as regras previstas na política para recursos computacionais da UFRGS e o Código Disciplinar Discente <<http://www.ufrgs.br/cepe/Res07-04.htm>>.

Adicionalmente, cada aluno também terá uma conta no sistema Claroline em <<http://www.ece.ufrgs.br/claroline/ENG04476>>. Além da sua conta individual, os alunos também serão associados em grupos conforme os grupos de laboratório. Este sistema deverá ser utilizado para submissão dos relatórios parciais e final do projeto. Não serão aceitos relatórios que não sejam submetidos através deste sistema.

O cronograma entre os dias 14/12/2009 e 05/01/2010 é uma estimativa, já que as alterações no calendário acadêmico da UFRGS em função do adiamento do início das aulas ainda não foram divulgadas.

BIBLIOGRAFIA BÁSICA:

- [1] D. Anderson. *USB System Architecture*. PC System Architecture Series. Addison-Wesley, Reading, MA, 1997.
- [2] IBM. *IBM Personal Computer AT Technical Reference*. Personal Computer Hardware Reference Library. IBM, Boca Raton, FL, first edition, 1985.
- [3] W. F. Lages. ENG04476 Microprocessadores II. <<http://www.ece.ufrgs.br/~fetter/eng04476>>.
- [4] M. Sargent and R. L. Shoemaker. *The IBM Personal Computer from the Inside Out*. Addison-Wesley, Reading, MA, 1984.
- [5] T. Shanley and D. Anderson. *PCI System Architecture*, volume 4 of *PC System Architecture Series*. MindShare, Richardson, TX, 1994.
- [6] W. R. Stevens. *Advanced Programming in the UNIX Environment*. Addison-Wesley, Reading, MA, 1993.
- [7] R. Zelenovsky and A. Mendonça. *PC: Um Guia Prático de Hardware e Interfaceamento*. MZ, third edition, 2002.

Existe um exemplar de [4, 5] na Biblioteca do Instituto de Informática. Da referência [6] existem dois exemplares na Biblioteca do Instituto de Informática e um na Biblioteca da Escola Técnica. Existem dez exemplares de [7] na Biblioteca da Escola de Engenharia.

CONTEÚDO PROGRAMÁTICO:

1. Microprocessadores de 16/32 bits

- (a) Conceitos
 - i. Modo protegido
 - ii. Segmentação de memória
 - iii. Acesso a I/O em modo protegido
 - (b) Microprocessadores da família 80x86
2. Memórias
- (a) SRAM
 - (b) DRAM: FPM-DRAM, EDO-DRAM, BEDO-DRAM, SDRAM, DDR-SDRAM, DR-DRAM
 - (c) VRAM
 - (d) Memória cache
3. *Chips* periféricos
- (a) Temporizadores programáveis 8253 e 8254
 - (b) Interfaces seriais 8250, 14550, 16550 e 16550A
 - (c) Controlador de interrupções 8259
 - (d) Controladores de DMA 8237 e 82237
 - (e) Controlador de periféricos integrados 82091AA
4. Barramentos
- (a) Barramentos síncronos
 - (b) Barramentos assíncronos
 - (c) Barramentos baseados em *Bridge*
 - (d) Barramentos padronizados
 - i. ISA, EISA e VLB, PC-104
 - ii. PCI e AGP
 - iii. RS-232
 - iv. IEEE-1284
5. Arquitetura dos computadores compatíveis com IBM-PC
6. Ambiente de desenvolvimento
- (a) Compiladores
 - (b) Montadores
 - (c) *Linkers*
 - (d) Gerenciadores de bibliotecas
 - (e) Depuradores
7. Interface entre *Hardware*, sistema operacional e *software aplicativo*

CRONOGRAMA:

Tabela 2: Cronograma

Semana	Data	Conteúdo Previsto
1	17/08/2009	Apresentação, histórico Arquitetura do 8086
	18/08/2009	Lab. 1: Familiarização com o Linux
	21/08/2009	
2	24/08/2009	Segmentação de memória e memória virtual Ambiente de desenvolvimento
	25/08/2009	Lab. 2: Ambiente de desenvolvimento
	28/08/2009	
3	31/08/2009	Arquitetura IA-32 Programação em Assembly
	1 ^o /09/2009	Lab. 3: Arquitetura do 80x86 e programação em Assembly
	04/09/2009	
4	07/09/2009	Proclamação da Independência
	08/09/2009	Entrega das propostas de projeto
	11/09/2009	
5	14/09/2009	Programação em C Convenções de chamada de C
	15/09/2009	Lab. 4: Programação em C com rotinas em Assembly
	18/09/2009	
6	21/09/2009	Memórias Dinâmicas Programação em modo protegido
	22/09/2009	Lab. 5: Programação em modo protegido
	25/09/2009	
7	28/09/2009	1 ^a Prova
	29/09/2009	Lab. 6: Acesso a memória em modo protegido
	02/10/2009	
8	05/10/2009	Barramentos ISA, PC-104 e PCI Drivers
	06/10/2009	Lab. 7: Acesso a I/O em modo protegido
	09/10/2009	
9	12/10/2009	Nossa Senhora Aparecida
	13/10/2009	Entrega do 1 ^o relatório do projeto - Esquemáticos e descrição do <i>hardware</i>
	16/10/2009	
10	19/10/2009	Semana Acadêmica
	20/10/2009	
	23/10/2009	
11	26/10/2009	Dia do Servidor Público
	27/10/2009	Lab. 8: <i>Drivers</i>
	30/10/2009	
12	02/11/2009	Finados
	03/11/2009	Lab. 9: Porta paralela
	06/11/2009	

(Continua...)

Tabela 2: Cronograma (...Continuação)

13	09/11/2009	Interface RS232 Interfaces seriais 8250, 14550 e 16550A
	10/11/2009	Lab. 11: Interface serial 16550A
	13/11/2009	
14	16/11/2009	Temporizadores 8253 e 8254 Entrega do 2º relatório do projeto - <i>Hardware</i> pronto
	17/11/2009	Lab. 10: Temporizadores 8253 e 8254
	20/11/2009	
15	23/11/2009	Controlador de interrupções 8259 e APIC Tratamento de interrupções
	24/11/2009	Lab. 12: Controlador de interrupções 8259
	27/11/2009	
16	30/11/2009	Controladores de DMA 8237 e 82237 Transferências de DMA
	1º/12/2009	Lab. 13: Controlador de DMA 8237A
	04/12/2009	
17	07/12/2009	2ª Prova
	08/12/2009	Entrega do relatório final do projeto
	11/12/2009	
18	14/12/2009	Apresentação do projeto
	15/12/2009	Resolução de Dúvidas
	18/12/2009	
19	21/12/2009	Exame
	22/12/2009	Recesso de Natal
	25/12/2009	
20	28/12/2009	Recesso de Natal
	29/12/2009	
	1º/01/2010	
21	04/01/2010	Apresentação de Projetos de Diplomação
	05/01/2010	