

Universidade Federal do Rio Grande do Sul
Escola de Engenharia
Departamento de Engenharia Elétrica
Curso de Extensão em Arquitetura de
Computadores Pessoais

Portas Paralelas e Seriais IEEE-1284, RS-232, USB e IEEE-1394 (Firewire)

Copyright © 2001 Walter Fetter Lages



1

Porta Paralela no PC

- Porta paralela padrão (SPP)
 - Projetada para interfacear com impressoras
 - Padrão Centronics
 - Unidirecional
- Porta bi-direcional
- Enhanced Parallel Port (EPP)
 - Operação mestre–escravo
- Extended Capabilities Port (ECP)
 - Operação multimestre

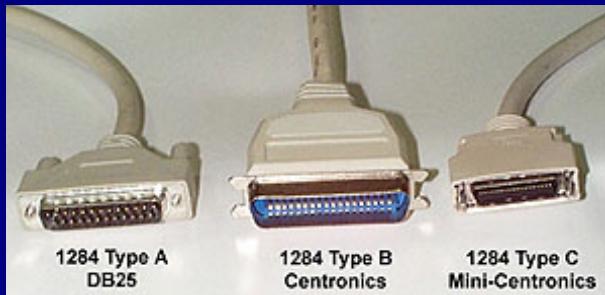
Copyright © 2001 Walter Fetter Lages



2

Porta Paralela Padrão

- Unidirecional
- Taxas de transferência de até 100Kbps
- Sinais de controle em coletor aberto
 - Permite várias impressoras na mesma porta
 - Não suportado pela maioria dos drivers

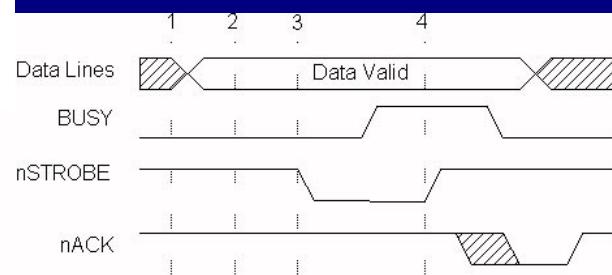
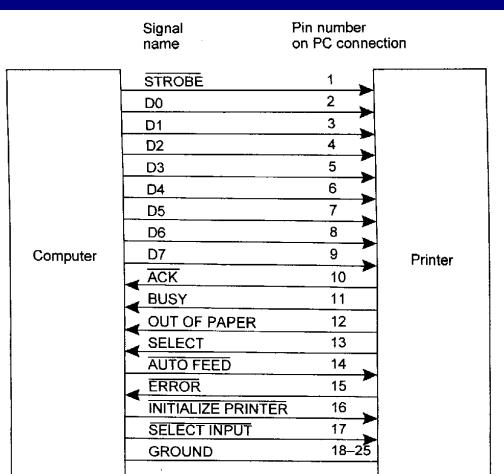


Copyright © 2001 Walter Fetter Lages



3

Protocolo SPP



Copyright © 2001 Walter Fetter Lages



4

Endereços

- Um PC pode ter até 3 portas paralelas
 - No POST a BIOS armazena os endereços das portas paralelas encontradas na área de dados da BIOS
 - 0040:0008H endereço base de LPT1
 - 0040:000AH endereço base de LPT2
 - 0040:000CH endereço base de LPT3
- Cada porta paralela ocupa 3 portas de I/O
 - Base + 0 registrador de dados
 - Base +1 registrador de status
 - Base +2 registrador de controle

Copyright © 2001 Walter Fetter Lages



5

Endereços Padrão

- Normalmente as portas de impressora utilizam os seguintes endereços base
 - 3BCH
 - Normalmente utilizado em portas paralelas implementadas em placas de vídeo
 - 378H
 - Normalmente utilizada com IRQ7
 - 278H
 - Normalmente utilizada com IRQ5
- A BIOS procura pelas portas na ordem acima
 - A primeira encontrada é LPT1, a segunda LPT2 e a terceira LPT3

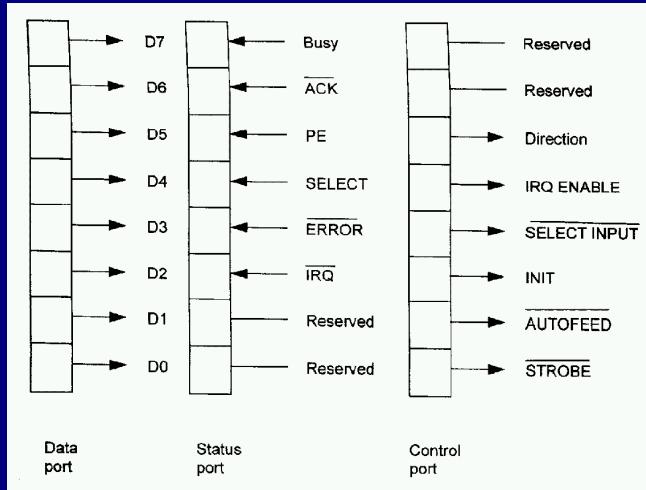
Copyright © 2001 Walter Fetter Lages



6

Registradores

- O bit BUSY no registrador de status é invertido em relação ao sinal BUSY no pino



Copyright © 2001 Walter Fetter Lages



7

Loopback

- Os pinos do conector da porta paralela podem ser lidos através dos mesmos registradores de dados e controle
 - Utilizado para teste da porta
- A porta não é bi-direcional, pois a saída de dados nunca é desabilitada
 - Os bits de dados são apenas saída, embora esta saída possa ser lida pelo processador

Copyright © 2001 Walter Fetter Lages



8

Porta SPP Como Entrada

- A porta paralela padrão pode ser utilizada para entrada de dados
 - 4 bits de status como bits de dados
 - O outro bit de status é utilizado como strobe
- Os bits de dados e os bits de controle são utilizados na direção normal
- Obtém-se uma porta bi-direcional com 4 bits no canal reverso
 - Modo nibble

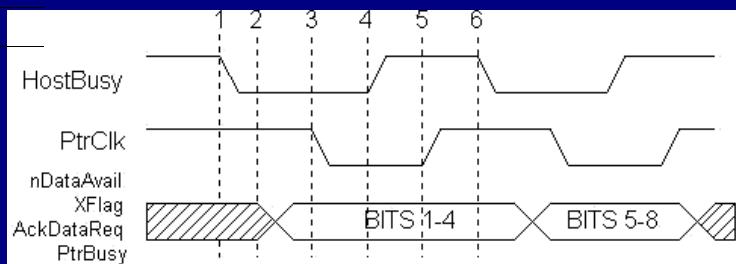
Copyright © 2001 Walter Fetter Lages



9

Modo Nibble

SPP Signal	Nibble Mode Name
nSTROBE	nSTROBE
nAUTOFED	HostBusy
nSELECTIN	1284Active
nINIT	nINIT
nACK	PtrClk
BUSY	PtrBusy
PE	AckDataReq
SELECT	Xflag
nERROR	nDataAvail
DATA[8:1]	Not Used



Copyright © 2001 Walter Fetter Lages



10

Porta Paralela Bi–direcional

- A habilitação de saída do latch de dados é conectada ao bit 5 do registrador de controle
- Conexão half–duplex a 8 bits
- Extensão não padrão
 - Diferentes fabricantes utilizam modos diferentes para chavear a direção dos bits de dado
- Modo byte

Copyright © 2001 Walter Fetter Lages



11

Modo Byte

SPP Signal	Nibble Mode Name	In/Out
nSTROBE	nSTROBE	Out
nAUTOFEEED	HostBusy	Out
nSELECTIN	1284Active	Out
nINIT	nINIT	Out
nACK	PtrClk	In
BUSY	PtrBusy	In
PE	AckDataReq	In
SELECT	Xflag	In
nERROR	nDataAvail	In
DATA[8:1]	Not Used	

The diagram illustrates the timing sequence for a 5-nibble transfer. The HostBusy signal is high for the first four nibbles and low for the fifth. The PtrClk signal is high for the first three nibbles and low for the last two. The Data Lines are active during the first four nibble periods, indicated by a hatched region. The HostClk signal is active during the fifth nibble period. Vertical dashed lines mark the boundaries between nibbles 1, 2, 3, 4, and 5.

Copyright © 2001 Walter Fetter Lages

12

IEEE-1284

- Padronização da interface da porta paralela
- Define 5 modos de operação
 - Compatível
 - Nibble
 - Byte
 - EPP
 - ECP
- Define protocolo para negociação de modo

Copyright © 2001 Walter Fetter Lages



13

Modo EPP

- Bi-direcional
- Operação mestre–escravo
- Suporta endereçamento
- Define 4 tipos de ciclos
 - Escrita de dados
 - Leitura de dados
 - Escrita de endereços
 - Leitura de endereços
- Sinalização gerada por hardware

Copyright © 2001 Walter Fetter Lages



14

Sinais EPP

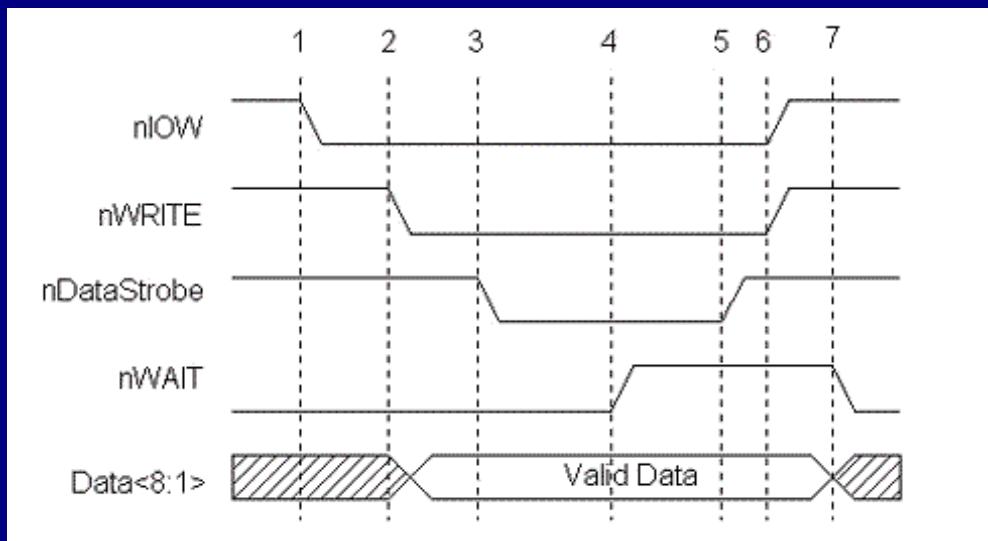
SPP Signal	EPP Signal Name	EPP Signal Description
nSTROBE	nWRITE	Out
nAUTOFEEED	nDATASTB	Out
nSELECTIN	nADDRSTB	Out
nINIT	nRESET	Out
nACK	nINTR	In
BUSY	nWAIT	In
D[8:1]	AD[8:1]	Bi-Di
PE	user defined	In
SELECT	user defined	In
nERROR	user defined	In

Copyright © 2001 Walter Fetter Lages



15

Ciclo de Escrita de Dados

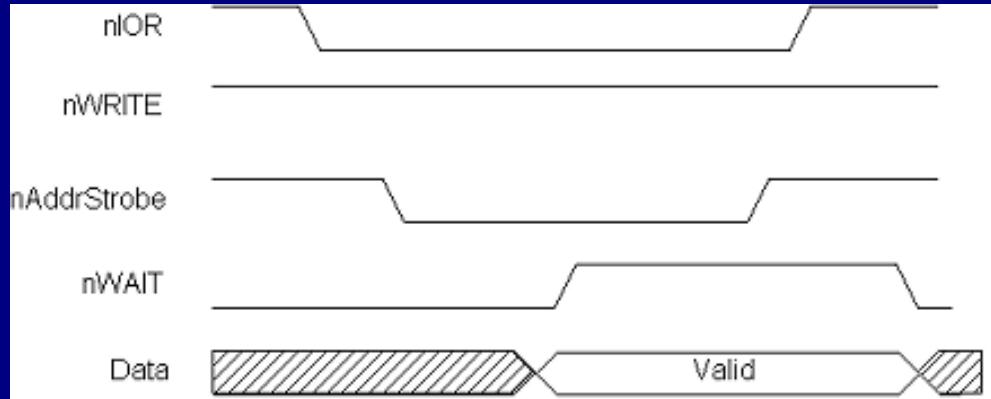


Copyright © 2001 Walter Fetter Lages



16

Ciclo de Leitura de Endereços



Copyright © 2001 Walter Fetter Lages



17

Endereços/Registradores EPP

- O modo EPP define 2 registradores além dos definidos pelo modo EPP
 - Base+3 leitura ou escrita de endereços
 - Base+4 leitura ou escrita de dados
 - Acesso a estes registradores gera automaticamente a sinalização do ciclo correspondente
- Acessos aos registradores SPP podem ser feitos normalmente

Copyright © 2001 Walter Fetter Lages



18

Modo ECP

- Bidirecional
- Multimestre
- Sinalização gerada por hardware
- Suporta endereçamento
- Suporta FIFO
- Suporta compactação RLE
- Suporta DMA
- Define dois tipos de ciclos
 - Ciclo de dados
 - Ciclo de comando

Copyright © 2001 Walter Fetter Lages



19

Sinais ECP

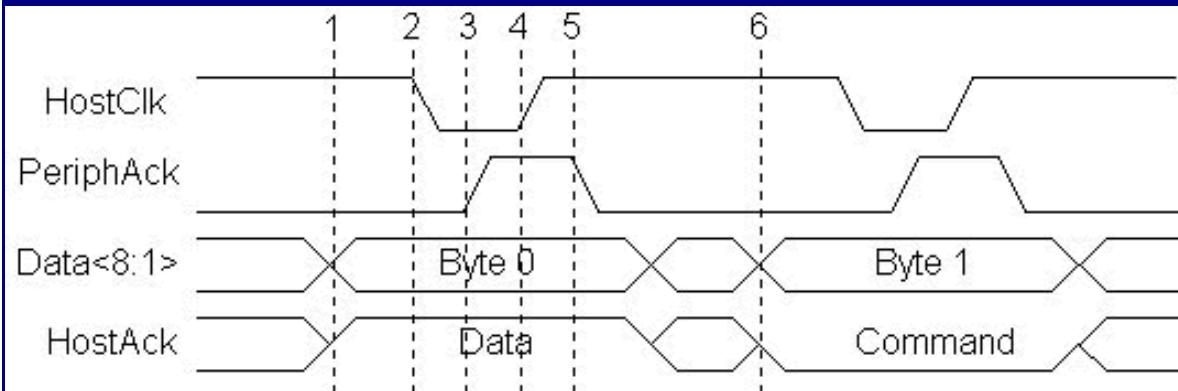
SPP Signal	ECP Mode Name	In/Out
nSTROBE	HostClk	Out
nAUTOFEEED	HostAck	Out
nSELECTIN	1284Active	Out
nINIT	nReverseRequest	Out
nACK	PeriphClk	In
BUSY	PeriphAck	In
PE	nAckReverse	In
SELECT	Xflag	In
nERROR	nPeriphRequest	In
Data[8:1]	Data[8:1]	Bi-Di

Copyright © 2001 Walter Fetter Lages



20

Ciclo Direto

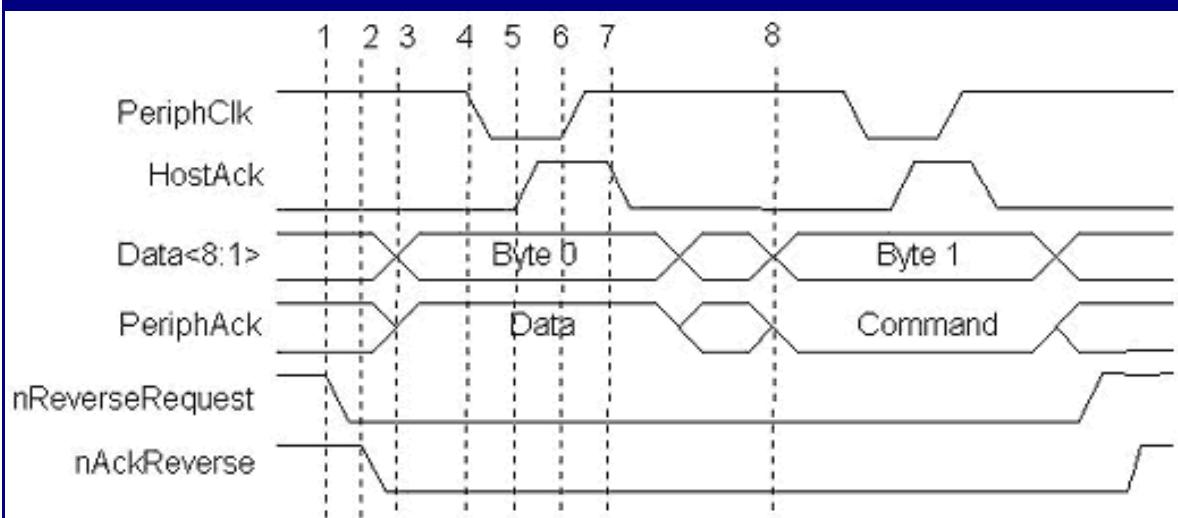


Copyright © 2001 Walter Fetter Lages



21

Ciclo Reverso



Copyright © 2001 Walter Fetter Lages



22

Modos ECP

- A porta ECP pode trabalhar em 7 modos
 - SPP
 - Bidirecional
 - Fast Centronics
 - Semelhante ao modo SPP, porém com FIFO e sinalização por hardware
 - ECP
 - EPP
 - Teste
 - Configuração

Copyright © 2001 Walter Fetter Lages



23



Endereços/Registradores ECP

- Base + 0
 - Registrador de dados (SPP/bidirecional)
 - FIFO de endereços (ECP)
- Base +1
 - Registrador de status
- Base +2
 - Registrador de controle

Copyright © 2001 Walter Fetter Lages



24



Endereços/Registradores ECP

- Base + 400h
 - FIFO de dados (Fast Centronics/ECP/teste)
 - Registrador de configuração A (Configuração)
- Base + 401h
 - Registrador de configuração B (Configuração)
- Base + 402h
 - Registrador de controle extendido

Copyright © 2001 Walter Fetter Lages



25

Registrador de Configuração A

- Sinaliza para o driver
 - Interrupções ativas por pulso ou por nível
 - Tamanho da palavra da FIFO
 - 8, 16 ou 32 bits
 - Quantos bytes da palavra da FIFO que está sendo transmitida ainda não foram transmitidos

Copyright © 2001 Walter Fetter Lages



26

Registrador de Configuração B

- Habilita/desabilita RLE
- Seleciona interrupção
 - 5, 7, 9, 10, 11, 14, 15 ou selecionada por jumper
- Seleciona DMA
 - 1, 2, 3, 5, 6, 7 ou selecionado por jumper
 - Default 3 para 8 bits e 7 para 16 bits

Copyright © 2001 Walter Fetter Lages



27

Registrador de Configuração Extendido

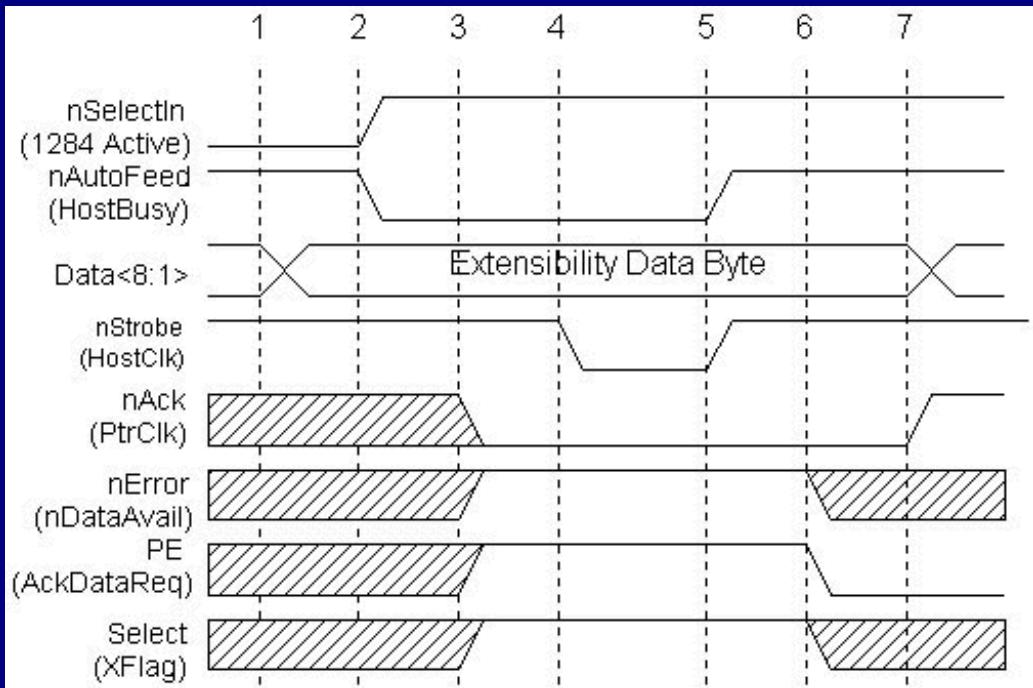
- Seleciona modo da porta ECP
- Habilita/desabilita interrupções
- Habilita/desabilita DMA
- Sinaliza estado da FIFO
 - Cheia
 - Vazia

Copyright © 2001 Walter Fetter Lages



28

Negociação de Modo



Copyright © 2001 Walter Fetter Lages



29

Negociação de Modo

- Extensibility data byte
 - Solicitação para o periférico entrar em determinado modo de operação
 - Solicitação para o periférico retornar o seu deviceID
 - Indica que modo o periférico deve utilizar para responder

Copyright © 2001 Walter Fetter Lages



30

Comunicação Serial

- Transmissão síncrona
 - Um bit transmitido a cada pulso de clock
 - Caracteres back-to-back
- Transmissão assíncrona
 - Utiliza Start bit para sinalizar o início de cada caracter
- Modo Simplex
- Modo Duplex
- Modo Half-duplex

Copyright © 2001 Walter Fetter Lages



31

Taxa de Comunicação

- Taxa de informação
 - Quantidade bits transmitidos por segundo
 - Medido em bps
- Taxa de símbolos ou taxa de sinalização
 - Quantidade de sinais transmitidos por segundo
 - Medido em Bauds
 - Um símbolo pode corresponder 1, mais ou menos bits
- Baud ≠ bps

Copyright © 2001 Walter Fetter Lages



32

Porta Serial no PC

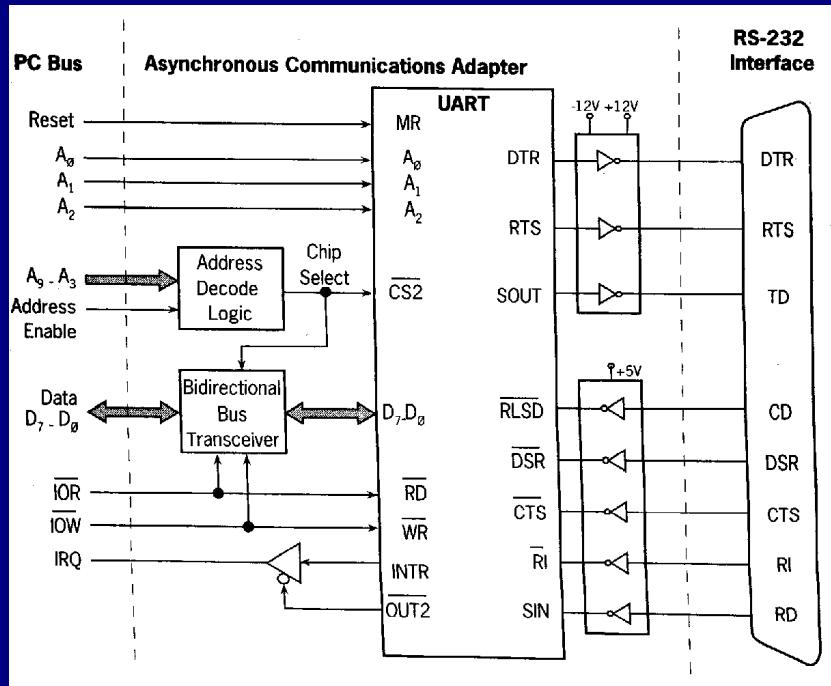
- As portas paralelas do PC são formadas por
 - Universal Asynchronous Receiver/Transmitter
 - UART
 - Sinais todos em 0–5V
 - Cristal de 1.8432 Mhz
 - Drivers TTL/RS-232
 - Converte a saída da UART para níveis RS-232
 - MC1488
 - Drivers RS-232/TTL
 - Converte os sinais RS-232 para 0–5V
 - 1489
 - Teste sem plug de teste testa apenas a UART

Copyright © 2001 Walter Fetter Lages



33

Porta Serial no PC



Copyright © 2001 Walter Fetter Lages



34

UART

- Taxa de transmissão determinada por divisor programável de 16 bits
 - Taxa = $1.8432\text{MHz} / 16 / \text{divisor programável}$
- Inserção de start bit, stop bit e paridade
- Linhas de controle de modem
 - CTS, RTS, DSR, DTR, RI e DCD
- Interrupções de transmissão, recepção, estado da linha e dados
- Detecção de erros de paridade, overrun e framing

Copyright © 2001 Walter Fetter Lages



35

UART

- Caracteres de 5, 6, 7 ou 8 bits
- Geração e detecção de paridade par, ímpar ou sem paridade
- Geração de 1, 1 ½ ou 2 stop-bit
- Devido ao cristal utilizado pode-se ter taxas de informação de até 115200bps
 - Existem extensões utilizando cristais de freqüência maior
 - Software "descalibrado"

Copyright © 2001 Walter Fetter Lages



36

UARTs Utilizados no PC

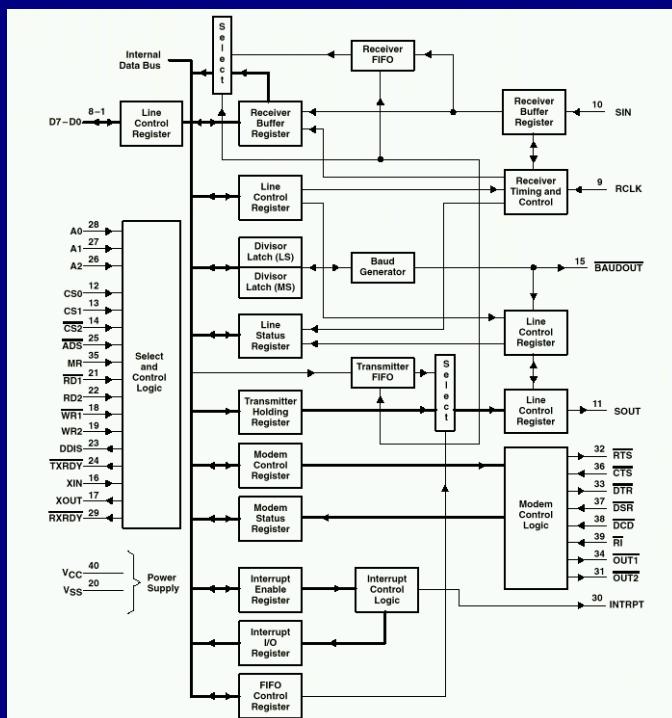
- 8250
 - Suporta taxas até 38400 bps
- 14450
 - Suporta taxas até 115200
- 16550
 - Inclui FIFOs de 16 bytes
 - Suporta DMA
 - Não utilizado no PC
- 16550A
 - 16550 sem bug

Copyright © 2001 Walter Fetter Lages



37

Diagrama de Blocos da UART



Copyright © 2001 Walter Fetter Lages



38

Endereços

- Um PC pode ter até 4 portas seriais
 - No POST a BIOS armazena os endereços das portas paralelas encontradas na área de dados da BIOS
 - 0040:0000H endereço base de COM1
 - 0040:0002H endereço base de COM2
 - 0040:0004H endereço base de COM3
 - 0040:0006H endereço base de COM4
- Cada porta serial ocupa 8 portas de I/O

Copyright © 2001 Walter Fetter Lages



39

Endereços Padrão

- Normalmente as portas seriais utilizam os seguintes endereços base
 - 3F8H
 - Normalmente utilizada com IRQ4
 - 2F8H
 - Normalmente utilizada com IRQ3
 - 3E8H
 - Normalmente utilizada com IRQ4
 - 2E8H
 - Normalmente utilizada com IRQ3
- A BIOS procura pelas portas na ordem acima
 - A primeira encontrada é COM1, a segunda COM2, a terceira COM3 e a quarta COM4

Copyright © 2001 Walter Fetter Lages



40

Registradores da UART

- Base+0
 - Receiver buffer register
 - Transmitter holding register
 - Divisor latch LSB
- Base+1
 - Interrupt enable register
 - Divisor latch MSB
- Base+2
 - Interrupt identification register
 - FIFO Control register

Copyright © 2001 Walter Fetter Lages



41

Registradores da UART

- Base+3
 - Line control register
- Base+4
 - Modem control register
- Base+5
 - Line status register
- Base+6
 - Modem status register
- Base+7
 - Scratch register

Copyright © 2001 Walter Fetter Lages



42

RS-232

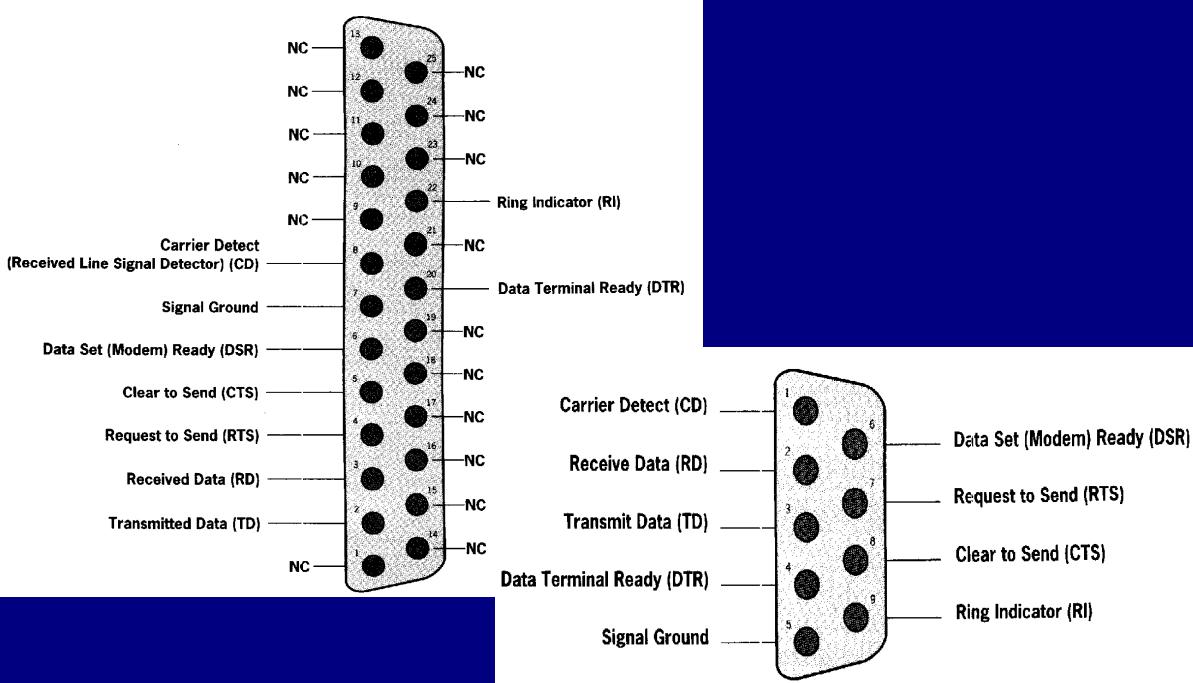
- Sinal bipolar
 - -3V a -15V marca +3V a +15V espaço
- Comunicação DTE–DCE serial até 20m
- Taxas de até 19200bps
- Extensões para até 1.6Mbps

Copyright © 2001 Walter Fetter Lages



43

Conectores e Sinais



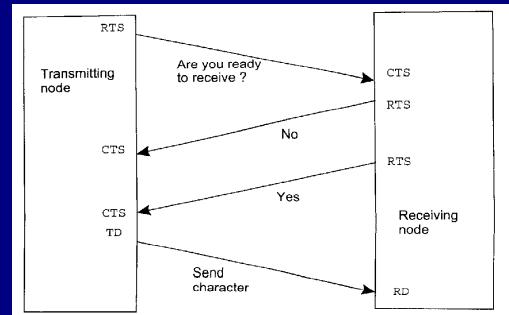
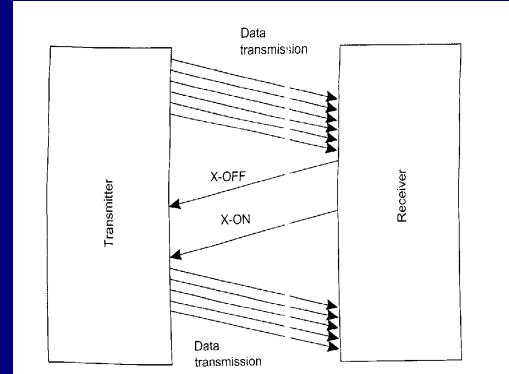
Copyright © 2001 Walter Fetter Lages



44

Handshaking

- Por software
 - X-ON=^S=11h
 - X-OFF=^Q=13h
- Por hardware
 - RTS/CTS
 - DSR/DTR



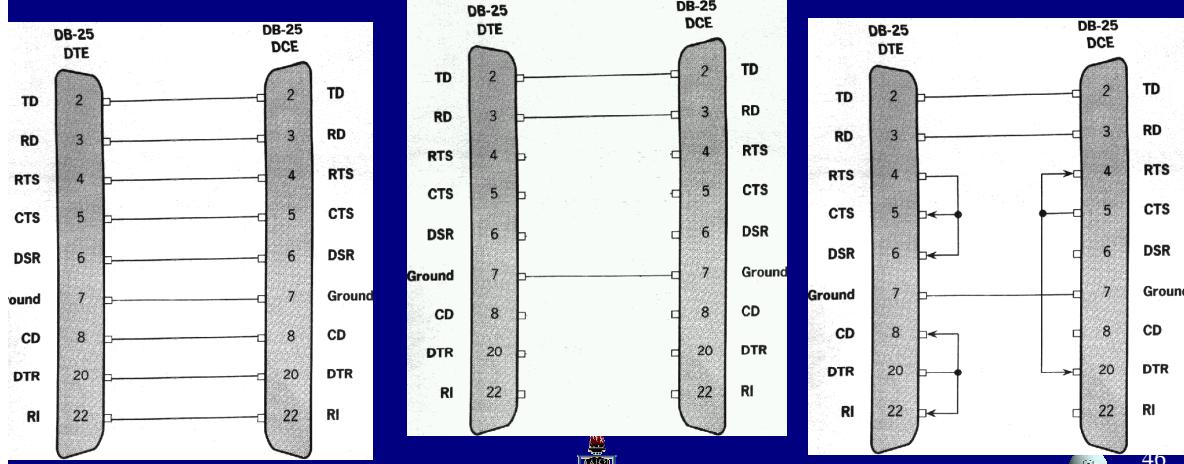
Copyright © 2001 Walter Fetter Lages



45

Cabeamento DTE–DCE

- Handshaking completo
- Sem handshaking
- RTS/CTS e DSR/DTR local



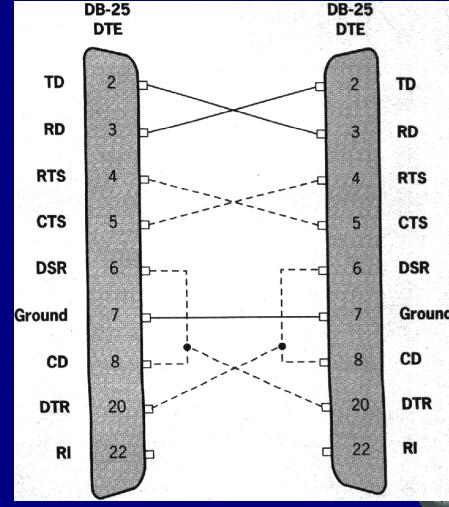
Copyright © 2001 Walter Fetter Lages



46

Cabeamento DTE-DTE Null-modem

- A três fios
 - Sem handshaking
 - RTS/CTS e DSR/DTR conectados localmente
- A cinco fios
- A sete fios



47

Copyright © 2001 Walter Fetter Lages



Universal Serial Bus

- Objetivos do USB
 - Conector único para todos os periféricos
 - Conexão de diversos periféricos em um único conector no gabinete
 - Solução dos conflitos de recursos
 - Detecção e configuração automática
 - Baixo custo para o sistema e periféricos
 - Implementação de baixa potência
 - Hot-pluggable

Copyright © 2001 Walter Fetter Lages



48



Características do USB

- Hot pluggable
- Suporta até 127 dispositivos
- Dispositivos de baixa e alta velocidade
 - 1.5Mbps ou 12Mbps
- Alimentação no mesmo cabo
 - +5V @ 100–500mA, dependendo do hub
- Detecção e correção de erros
- Conservação de energia
 - Dispositivos entram no modo de economia pós 3ms de inatividade no barramento

Copyright © 2001 Walter Fetter Lages



49

Hardware USB

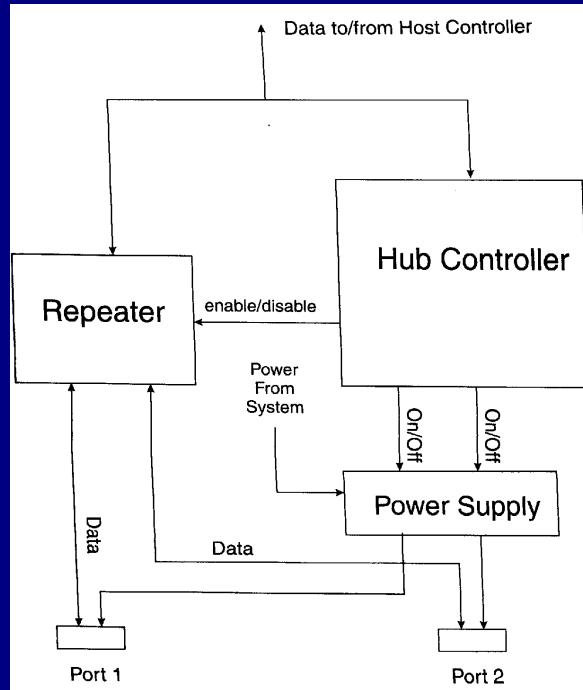
- Controlador USB do host
 - Faz a conversão serial/paralelo
 - Gera as transações USB
 - Envia as transações para o hub raíz
- Hub raíz
 - Implementa as portas no host
 - Controla a alimentação das portas USB
 - Habilita/desabilita portas
 - Reconhece dispositivos conectados às portas
 - Reporta status associado a cada porta

Copyright © 2001 Walter Fetter Lages



50

Hub raíz



Copyright © 2001 Walter Fetter Lages



51



Hardware USB

● Hubs USB

- Permite a extensão do berramento USB
- Pode ser integrado a dispositivos ou stand-alone
- Deve detectar quanto dispositivos são conectados ou desconectados nas suas portas

● Dispositivos USB

- Dispositivos de alta velocidade
 - Até 12Mbps
- Dispositivos de baixa velocidade
 - Até 1.5Mbps
 - Portas de baixa velocidade ficam desabilitadas quando há uma transmissão de alta velocidade
 - Transissões de baixa velocidade possuem preâmbulo

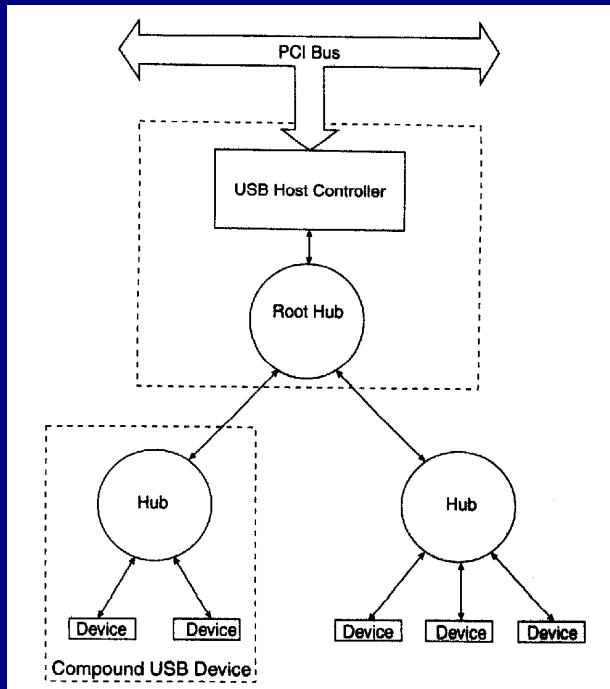
Copyright © 2001 Walter Fetter Lages



52



Hub USB



Copyright © 2001 Walter Fetter Lages



53

Software USB

- Driver de dispositivo USB
 - Solicita transferências USB para o driver USB
 - Faz a interface com o software cliente, tipicamente o sistema operacional
- Driver USB
 - Gerencia a comunicação USB
 - Gera transações USB a serem executadas como uma série de quadros de 1ms
- Driver do controlador do host
 - Escalona as transações para serem difundidas no barramento USB

Copyright © 2001 Walter Fetter Lages



54

Tipos de Transferências

- Transferência isócrona
 - Transferências a uma taxa constante
- Transferência em lote
 - Transferências sem exigências de taxa
- Transferência de Interrupção
 - Usadas para consultar os dispositivos sobre interrupções pendentes
- Transferência de Controle
 - Configuração dos dispositivos USB

Copyright © 2001 Walter Fetter Lages



55

Frames

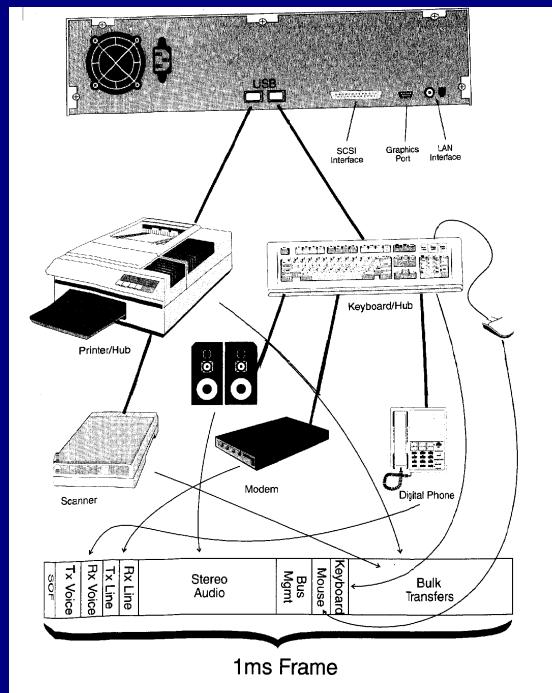
- A comunicação no barramento é baseada em frames de 1ms
- Cada dispositivo solicita que uma fração da largura de banda seja alocada nestes quadros
- A alocação depende da necessidade do dispositivo e é feita durante a configuração
- Se não for possível garantir a largura de banda necessária o dispositivo não é configurado

Copyright © 2001 Walter Fetter Lages



56

Frame USB



Copyright © 2001 Walter Fetter Lages



57

Conectores USB

- Pino 1, cabo vermelho
—+VCC
- Pino 2, cabo branco
--Data
- Pino 3, cabo verde
—+data
- Pino 4, cabo preto
--VCC

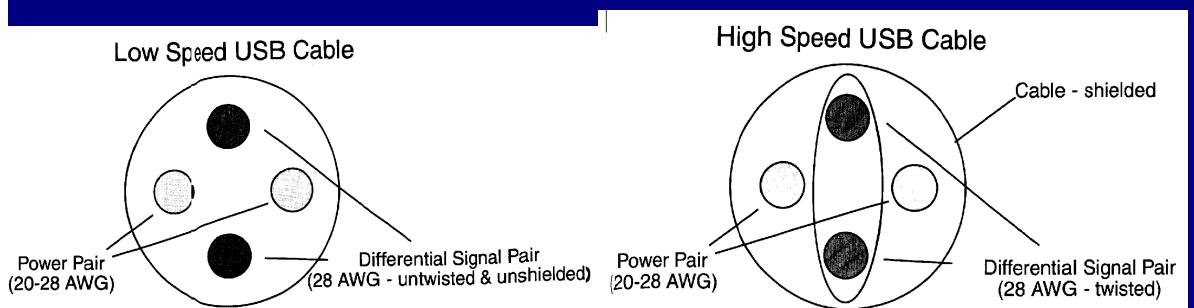
Copyright © 2001 Walter Fetter Lages



58

Cabos USB

- Comprimento máximo para cabos de alta velocidade = 5m



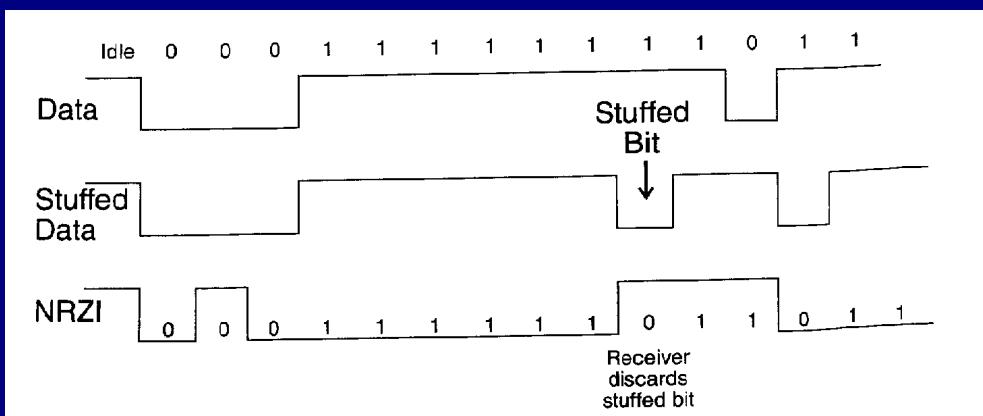
Copyright © 2001 Walter Fetter Lages



59

Sinalização

- O USB utiliza sinalização diferencial com codificação NRZI
 - Transições permitem recuperar o clock
 - Bit-stuffing após seis 1s consecutivos

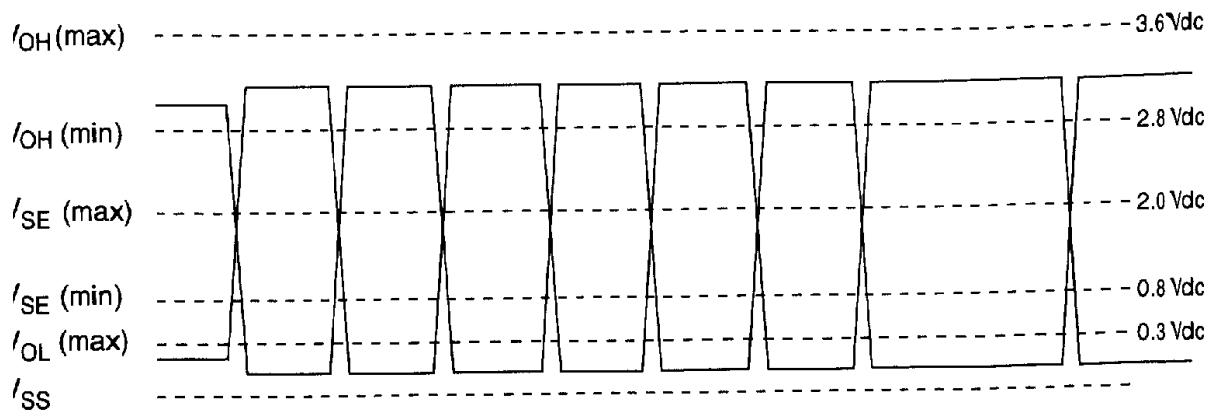


Copyright © 2001 Walter Fetter Lages



60

Níveis de Sinais



Copyright © 2001 Walter Fetter Lages



61

Firewire (IEEE-1394)

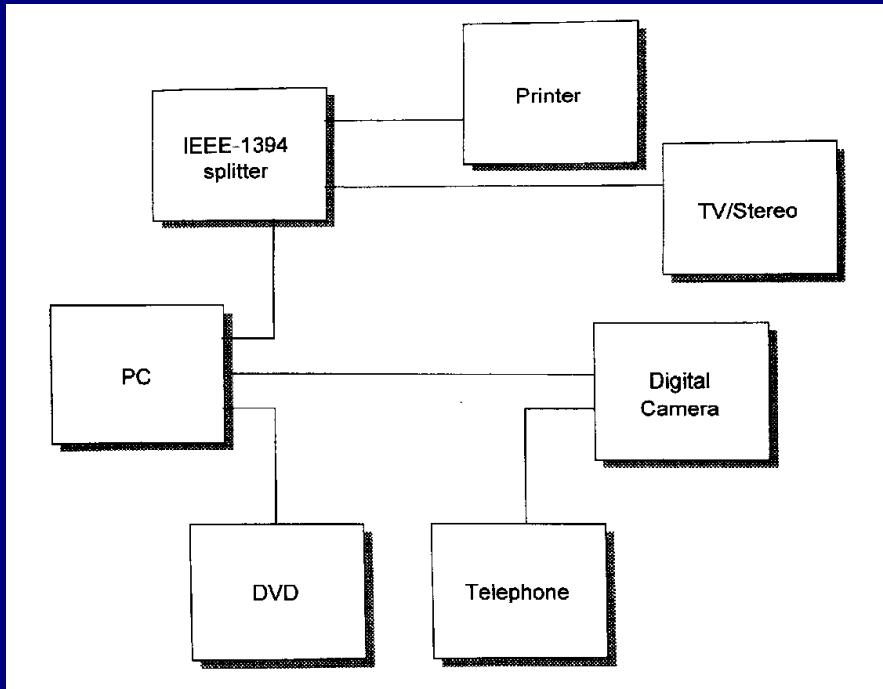
- Comunicação serial a 100, 200 ou 400Mbps
- Conexão ponto-a-ponto
- Topologia em árvore
- Configuração automática
- Hot pluggable
- Transferências isócronas e assíncronas
- Cabo até 4.5m
- Taxa variável
 - Dispositivos com taxas diferentes podem compartilhar o barramento

Copyright © 2001 Walter Fetter Lages



62

Topologia



Copyright © 2001 Walter Fetter Lages



63

Topologia

- Cabo
 - Topologia em árvore
 - Até 16 dispositivos por ramo
 - Até 63 nós por barramento
 - Até 1023 barramentos
- Backplane
 - Utilizado em barramentos internos
- As transferências são feitas entre dispositivos, sem a necessidade de intervenção do PC, ao contrário do USB
- Sinalização NRZ diferencial

Copyright © 2001 Walter Fetter Lages



64

Quadro

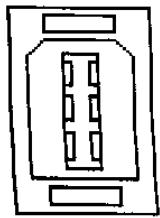
- O tempo do barramento é dividido em quadros de 125us
- Dentro de cada quadro podem ser alocados canais isócronos
 - Transferências isócronas são em broadcast
- O tempo restante é utilizado para transferências assíncronas
 - Transferências assíncronas são endereçadas

Copyright © 2001 Walter Fetter Lages

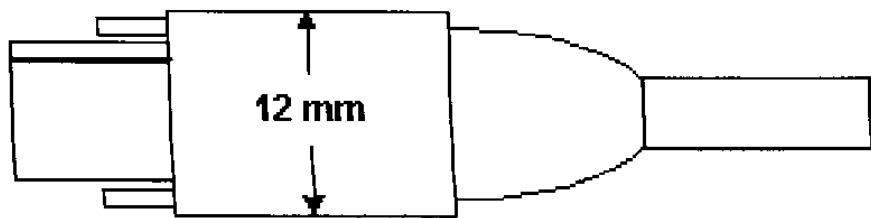


65

Conectores



10.2 mm



1394 Connector

Copyright © 2001 Walter Fetter Lages



66